nr ind. 367141

NOWY ELEKTRONIK

1/91

miesięcznik elektroników cena 3300 zł

NOWY
ELEKTRONIK
1/91

Spis treści

Scalony przetwornik napięcia stałego U7660 DC (odp. ICL 7660) cz. 1 3

Przedwzmacniacz m. cz. z napięciową regulacją wzmocnienia na UL 1601 N 5

Moduł odchylania poziomego i płytka kineskopu cz. 1 . 7

Kontrola napięcia zasilania z układem scalonym HEF 40098 BP i MCY 74049 13

Katalog cz. 4 15

Warunki prenumeraty

1. Przyjęcie — wyłącznie na podstawie dokonanej wpłaty na blankietach bankowych
2. Dane na blankiecie — dokładny adres zamawiającego, liczba zamawianych egzemplarzy i okres prenumeraty
3. Wpłata — zgodnie z podanymi cenami. Wpłat należy dokonywać w PKO, w placówkach pocztowych lub bankach na konto: Przedsiębiorstwo Wielobranżowe „ARTCOM" J. Ryszard Świątkowski 82-300 Elbląg, ul. Malborska 88/74 — B.P. PKO Elbląg nr konta 17516-38276-136
4. Terminy przyjmowania prenumeraty:
   — do 10 marca na II, III, IV kwartał 1991 r.
   — do 10 czerwca na III, IV kwartał 1991 r.
   — do 10 września na IV kwartał 1991 r.
5. Cena prenumeraty:
   — za kwartał II 9 300 zł
   — za kwartał II, III 18 600 zł
   — za kwartał II, III, IV 27 900 zł
   W przypadku wzrostu ceny w okresie objętym prenumeratą, prenumeratorzy są zobowiązani do dopłaty różnicy w cenie.
6. Inne informacje — Redakcja „NOWEGO ELEKTRONIKA", Elbląg tel. (0-50) 284-44.

Jak zamieścić ogłoszenie W „NE"

Aby zamieścić ogłoszenie w „NOWYM ELEKTRONIKU" należy przesłać treść ogłoszenia do redakcji na adres: P.W. „ARTCOM". Redakcja „NOWEGO ELEKTRONIKA" 82-300 Elbląg, skr. poczt. 100. Po otrzymaniu treści ogłoszenia redakcja prześle rachunek do zleceniodawcy ogłoszenia.

CENY:

— 1 cm ogłoszenia 5.000 zł (najmniejsze ogłoszenie 18 cm²)
— ogłoszenia drobne do 40 słów od osób prywatnych 1000 zł za słowo
— ogłoszenia drobne powyżej 40 słów i ogłoszenia od firm 3000 zł za słowo

Za treść ogłoszeń redakcja nie ponosi żadnej odpowiedzialności.

ADRES REDAKCJI — P.W. „ARTCOM" Redakcja „NOWEGO ELEKTRONIKA" skr. poczt. 100, 82-300 Elbląg, tel. (0-50) 284-44.
Redaktor naczelny — J. Ryszard Świątkowski
Redakcja zastrzega sobie prawo skracania i korekty nadesłanych artykułów.
Wydawca — Przedsiębiorstwo Wielobranżowe „ARTCOM" 82-300 Elbląg, skr. poczt. 100 tel. (0-50) 284-44.
Skład i druk — Grudziądzkie Zakłady Graficzne im. W. Kulerskiego, pl. Wolności 5. Zam. 2058 — Nakład 50.000 egz

mgr. inż. ROBERT KRZYSZTOFEK

Scalony przetwornik napięcia stałego U 7660 DC (odp. ICL 7660) cz. 1

Jest to monolityczny przetwornik napięcia wykonany w technice CMOS, przy pomocy którego można otrzymać podwojone lub odwrócone wejściowe napięcie dodatnie z zakresu od 2 V do 10 V. Potrzebne są do tego jeszcze dwa kondensatory elektrolityczne, a dla napięć wejściowych większych od 6,5 V dodatkowo jedna dioda. Typowe zastosowania układu to źródła napięć zasilających względnie wytwarzanie napięć pomocniczych (odniesienia) przetworników analogowo-cyfrowych, zasilane bateryjnie przyrządy pomiarowe, źródła zasilania dla wzmacniaczy operacyjnych jak również przygotowanie ujemnego napięcia zasilania dla pamięci dRAM.

Układ U7660DC (prod. była NRD) jest odpowiednikiem układów ICL7660 (Intersil), SI7660 (Siliconix), TSC7660 (Teledyna), LTC1044 (Linear Technology), Max ICL7660 (Maxim Integrated Products). Należy przy tym zauważyć, że dla dwóch ostatnich układów według danych producenta, nie jest wymagana wzmiankowana wyżej dioda, a górna granica napięcia zasilającego układ LTC1044 wynosi 9 V. Układ U7660DC ma 8-nóżkową obudowę typu DIL (rys. 1).

1. ZASADA PODWAJANIA NAPIĘCIA

Sposób działania układu zostanie wyjaśniony przy pomocy idealnego podwajacza napięcia przedstawionego na rys. 2. Składa się on z czterech przełączników S_1 do S_4 oraz dwóch kondensatorów C_1 i C_2. Pary przełączników S_1S_3 i S_2S_4 są sterowane przeciwfazowo przez inwerter. W pierwszej fazie cyklu, fazie pompowania przełączniki S_2, S_4 są zamknięte, a S_1, S_3 otwarte i kondensator C_1 ładuje się do napięcia wejściowego U_I. W fazie drugiej — transmisji i pamiętania — przełączniki S_1, S_3 są otwarte, natomiast S_2, S_4 zamknięte. W wyniku tego dodatnia elektroda kondensatora C_1 jest połączona z masą, a elektroda ujemna — z ujemną elektrodą kondensatora C_2. Następuje transmisja ładunku z kondensatora C_1 do C_2 tak, że na wyjściu otrzymuje się napięcie równe co do wartości napięciu wejściowemu, ale o przeciwnej polaryzacji. Uwzględniając, że napięcie w punkcie wejściowym A wynosi U_I, a w punkcie wyjściowym B napięcie $U_0 = -U_I$, dostajemy podwojone napięcie $U_{AB} = U_I - U_0 = 2U_I$. Teoretycznie sprawność działania podwajacza napięcia może osiągnąć 100%, gdy spełnione będą następujące warunki:

— skrajnie mały pobór mocy przez obwód sterujący
— ekstremalnie mała oporność przejścia wyjściowych przełączników
— zaniedbywalna impedancja kondensatorów przy wybranej częstotliwości pompowania

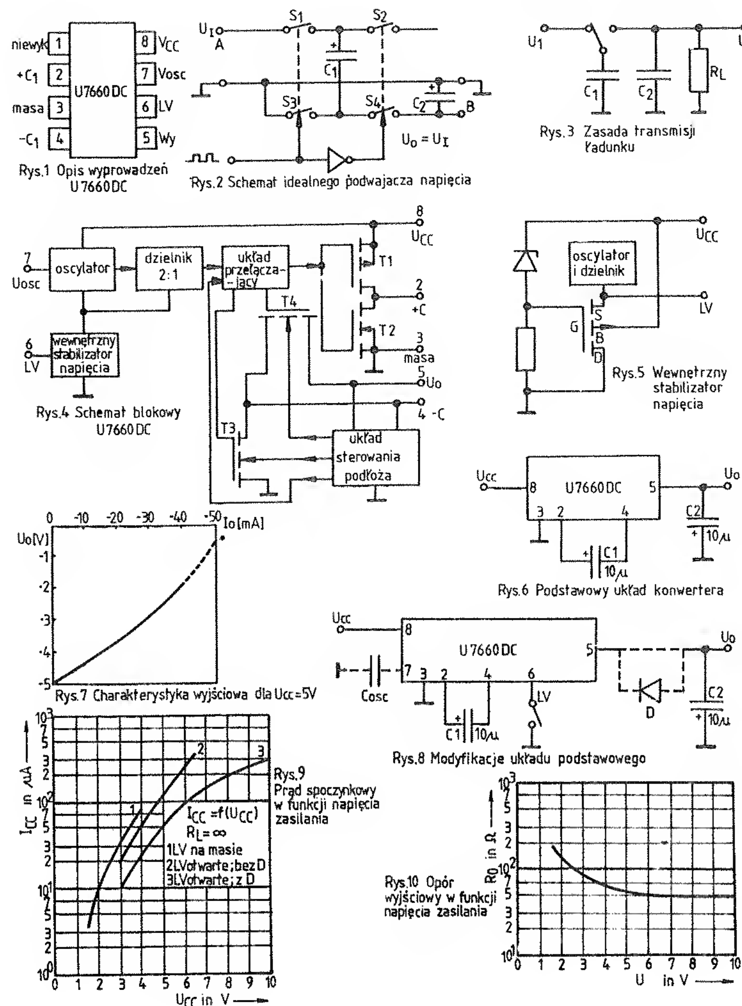
Strata energii występuje tylko wtedy, gdy napięcie zmienia się podczas przenoszenia ładunków: $W = 1/2C_1(U^2_1 - U^2_2)$ przy czym U_1 i U_2 — napięcia na kondensatorze C_1 podczas fazy pompowania (U_1) i pamiętania (U_2) (rys. 3). W przypadku, gdy impedancja pojemności C_1 i C_2 przy wybranej częstotliwości jest względnie duża w porównaniu z oporem obciążenia R_L na wyjściu, pojawi się dostrzegalna różnica między napięciami U_1 i U_2. Dlatego wymagane jest nie tylko zwiększanie pojemności C_2 w interesie nieznacznej falistości (tętnień) napięcia wyjściowego, ale także użycie odpowiednio dużego kondensatora C_1 dla osiągnięcia wysokiej sprawności działania.

2. OPIS UKŁADU

W kostce US7660 znajdują się: oscylator RC, dzielnik 2:1, cztery tranzystory MOS, układ przełączający, stabilizator napięcia oraz układ logiczny (sterowanie podłożem). Schemat blokowy przetwornika DC-DC przedstawia rys. 4. Cztery tranzystory MOS T_1 do T_4 są typu „normalnie wyłączone" (wzbogacane), przy czym T_1 z kanałem p, T_2, T_3 i T_4 z kanałem n. Łącznie z zewnętrznie przyłączanymi kondensatorami C_1 i C_2 tworzą podwajacz napięcia. Tranzystory są sterowane przez generator RC, do którego są dołączone poprzez dzielnik i układ przełączający. Częstotliwość oscylatora wynosi przy napięciu zasilającym $U_{cc} = 5$ V, ok. 10 kHz. Zmniejszenie częstotliwości oscylatora jest możliwe przez przyłączenie kondensatora do wejścia oscylatora (pin 7). Ponieważ oporność wejściowa oscylatora jest bardzo duża, wystarcza względnie mała pojemność. Można także zwiększyć częstotliwość oscylatora dołączając do wyprowadzenia 7 zewnętrzny generator.

Podwajanie napięcia przebiega, jak już wspomniano w dwóch fazach. W pierwszej są wysterowane tranzystory T_1 i T_3, a T_2 i T_4 zatkane i kondensator C_1 jest ładowany. W drugiej — tranzystory T_1 i T_3 są zablokowane natomiast T_2 i T_4 są wysterowane. W wyniku tego kondensator C_1 zostanie podłączony odwrotnie do odnośnych potencjałów i nastąpi przepływ ładunku do kondensatora C_2. Dla zapewnienia stabilnej pracy i zabezpieczenia przed przepięciami, oscylator i dzielnik są zasilane z wewnętrznego stabilizatora napięcia (rys. 5). Przy małych napięciach zasilających ($U_{cc} <= 4$ V), ta część układu musi zostać zmostkowana do masy poprzez połączenie wyprowadzenia LV (pin 6) z masą. Dla napięć zasilających $U_{cc} > 4$ V nie wolno wykonywać tego połączenia, gdyż prowadziłoby to do zjawiska zwanego „zatrzaskiwaniem" (ang. latch-up.) układu, a oznaczającego zniszczenie układu scalonego w wyniku wystąpienia w takiej sytuacji prądów o dużej wartości. Układ przełączający przygotowuje potrzebne sygnały sterujące dla kluczy MOS. Zapewnia przy tym powstanie odpowiedniej różnicy czasów załączania tranzystorów T_1 do T_4 tak, żeby ich

c.d. na str. 4



c.d. ze str. 3

praca nie nakładała się na siebie w czasie. Amplituda napięć włączających tranzystory wytworzona przez sygnały sterujące waha się między przyłożonym napięciem zasilania U_{cc} a pewnym, wytworzonym wewnętrznie, ujemnym napięciem pomocniczym. Tak duża amplituda równa prawie podwójnemu napięciu zasilającemu, służy do pełnego przesterowania tranzystorów tak, aby wykazywały niską oporność stanu włączenia. Duże znaczenie ma wewnątrz US7660 układ sterowania podłożem, który spełnia trzy istotne funkcje. Ponieważ wyprowadzenia źródła S (source) i drenu D (drain) tranzystorów T_3 i T_4 będą zamieniane w każdym cyklu, układ sterowania podłożem musi zapewnić, żeby podłoże B (base) nie zostało odwrotnie wysterowane względem swojego źródła, gdyż w wyniku tego wystąpiłyby oscylacje napięcia, a przez to wzrosłaby oporność włączenia tranzystorów. Po drugie gwarantuje, że przy włączaniu oraz w warunkach zwarcia, tzn. w przypadku, gdy ujemnego napięcia jeszcze nie ma albo tam już więcej nie wystąpi, potencjał masy będzie wykorzystany jako najniższy. Nie spełnienie tego warunku prowadziłoby do dużych strat mocy i ewentualnie zniszczenia układu scalonego. W końcu, wewnątrz układu sterowania podłożem jest wytwarzany najniższy potencjał, który jako ujemne napięcie pomocnicze jest doprowadzany do układu przełączającego, także w tym miejscu jest do dyspozycji maksymalne napięcie.

W tabeli 1 i 2 są zebrane war-

c.d. na str. 5

c.d. ze str. 4
tości graniczne i najważniejsze dane techniczne.

3. ZASADY STOSOWANIA

Przy stosowaniu przetwornika U7660DC powinny być wzięte pod uwagę następujące wskazówki:
— w zależności od sposobu włączenia obciążenia R_L układ wykorzystujemy jako inwerter napięcia — R_L między wyjście i masę — lub jako podwajacz napięcia — R_L między wejście i wyjście
— przy napięciu zasilającym z zakresu $2\ V <= U_{cc} <= 4\ V$ należy, w celu polepszenia zachowania się układu wyprowadzenie 6 połączyć z masą. Dla napięć $U_{cc} > 4$ V połączenie to jest zabronione (latch-up układu).
— w przypadku napięć $U_{cc} > 6{,}5$ V należy szeregowo z wyjściem włączyć diodę. Napięcie wyjściowe zredukuje się wówczas o napięcie przewodzenia diody. Dlatego poleca się użycie diody o możliwie małym napięciu przewodzenia.
— należy bezwarunkowo unikać zwarcia wyjścia (pin 5) z wejściem (pin 8) dla napięć wejściowych większych od 5,5 V.
— w celu podniesienia sprawności przetwarzania i minimalizacji rezystancji wewnętrznej należy stosować kondensatory elektrolityczne o możliwie małym prądzie upływu.

4. PRZYKŁADY ZASTOSOWAŃ

4.1. Prosty konwerter ujemnonapięciowy

Podstawowy układ konwertera przedstawia rys. 6, a jego charakterystykę wyjściową — rys. 7 (dla $U_{cc}=5$ V). Przy nieznacznym obciążeniu wyjścia, napięcie wyjściowe jest bliskie napięciu wejściowemu. W przypadku wzrostu obciążenia układ 7660 można traktować jako idealny inwerter napięcia połączony szeregowo z opornikiem wyjściowym około 60 Ω. W wyniku tego napięcie wyjściowe redukuje się przy prądzie obciążenia $I_0=16{,}5$ mA o około 1 V. Dla prądów obciążenia $I_0 > 40$ mA charakterystyka wyjściowa staje się nieliniowa, a układ ogranicza się sam, żeby uniknąć powiększenia niedopuszczalnych strat mocy.

4.2. Modyfikacje układu podstawowego

W zastosowaniach, gdzie do dyspozycji mamy małe napięcie zasilające ($U_{cc} <= 4$ V), rośnie bardzo mocno impedancja wyjściowa przetwornika, co jest rezultatem zmniejszonego napięcia włączenia kluczy MOS. Efekt ten można zredukować przez zmostkowanie wewnętrznego regułatora napięcia do masy, tj. połączenie końcówki 6 z masą — rys. 8. Jednakże dla napięć wejściowych $U_{cc} > 4$ V należy to połączenie usunąć, gdyż grozi to zniszczeniem wewnętrznego oscylatora i dzielnika. Dioda D, włączona szeregowo z wyjściem, służy do zabezpieczenia układu przed „zatrzaskiwaniem" (latch-up) w przypadku napięć $U_{cc} > 6{,}5$ V. Napięcie wyjściowe wynosi wówczas $U_o = -(U_{cc} - U_F)$, gdzie U_F oznacza napięcie przewodzącej diody. Oporność wyjściowa może być obliczana ze stosunku

$$R_0 = \frac{U_{cc} - (U_o)}{(I_o)}$$

Rys. 8. pokazuje również jak powinien być przyłączony kondensator C_{osc} służący do zmniejszania częstotliwości oscylatora f_{osc}, przez co można osiągnąć pewien niewielki wzrost sprawności przetwarzania. Trzeba jednak pamiętać, że spadek f_{osc} powoduje wzrost impedancji wejściowej, jeśli pojemności kondensatorów C_1 i C_2 nie będą wzrastać w takim samym stosunku. Oznacza to wzrost tych pojemności o czynnik, o jaki została zmniejszona częstotliwość f_{osc}. Rys. 9—14 przedstawiają podstawowe charakterystyki US U7660DC jako konwertera ujemnonapięciowego.

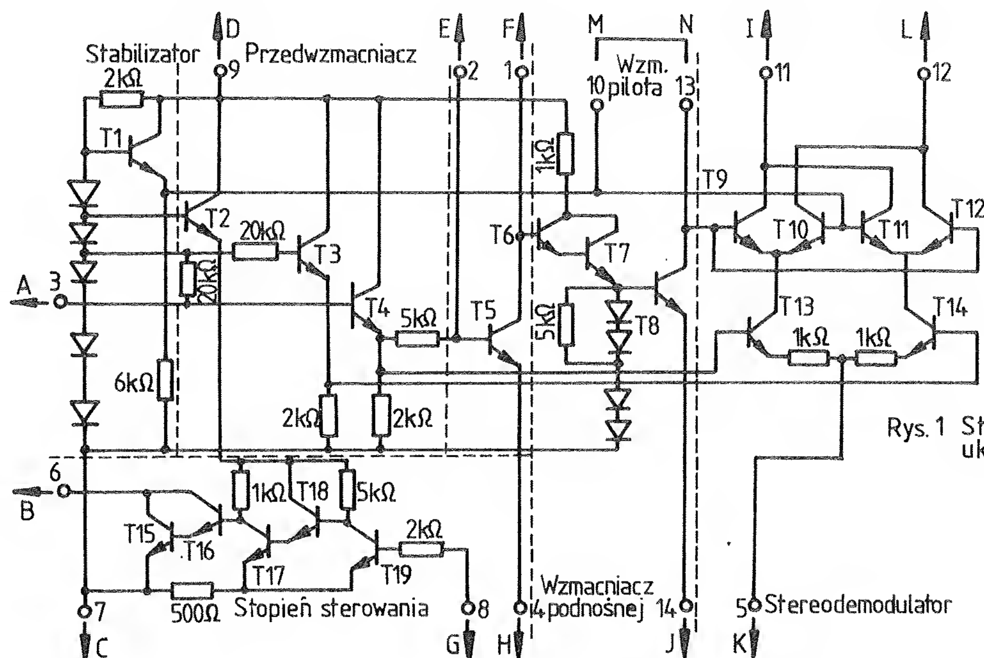
ANDRZEJ WILCZEK

PRZEDWZMACNIACZ M.CZ. Z NAPIĘCIOWĄ REGULACJĄ WZMOCNIENIA NA UL 1601N

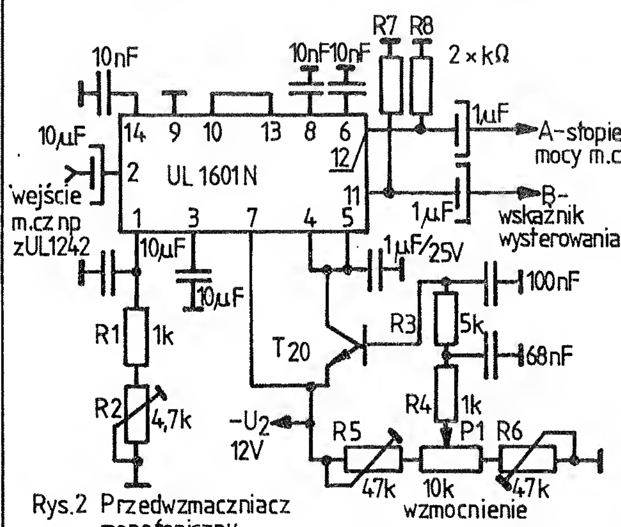
Monolityczny układ scalony UL1601N spełnia funkcje dekodera sygnału stereofonicznego w urządzeniach odbiorczych powszechnego użytku. W skład układu wchodzi przedwzmacniacz, wzmacniacz sygnału pilotującego, podwajacz częstotliwości, wzmacniacz podnośnej, stereodemodulator oraz stopień sterowania lampką Strukturę wewnętrzną układu scalonego UL1601N przedstawia rys. 1.

Sygnał m.cz. w układzie adaptacyjnym UL1601N do pracy jako przedwzmacniacz m.cz. z napięciową regułacją wzmocnienia podawany jest do wzmacniacza pilota (nóżka 2). Po procesie wzmocnienia przez tranzystory T6—T8 sygnał m.cz. przechodzi do stereodemodulatora, który to pełni w nowym zastosowaniu rolę trzeciego stopnia wzmacniaczo-separatora z dwoma niezależnymi od siebie pod względem sposobu obciążenia wyjściami sygnału m.cz. odbieranymi z nóżek 12 i 11 układu scalonego UL1601N. Tranzystory T5—T8 oraz T20 tworzą stopień wzmacniacza o regulowanym napięciem ujemnym torem wzmocnienia od zera do maksimum sygnału m.cz. na wyjściach nóżek 12 i 11. W zależności od sposobu obciążenia wyjścia wzmacniacza — sygnały m.cz. z nóżek 11 i 12 mogą być podawane do dwóch osobnych stopni mocy m.cz.: wzmacniacza mocy m.cz. i monitora słuchawkowego lub sterować wzmacniacz mocy i wskaźniki wysterowania.
Na rys. 2 został przedstawiony przedwzmacniacz m.cz. w wersji monofonicznej, którego obciążeniem jest wzmacniacz mocy na UL1440T oraz wskaźniki wysterowania sygnału m.cz. Regulacja poziomu sygnału m.cz. odbywa się napięciem ujemnym (w punkcie nóżek 4 i 5) z potencjometru P1, którego wartość jest tym większa im mniejsze jest napięcie ujemne na suwaku potencjometru P1.

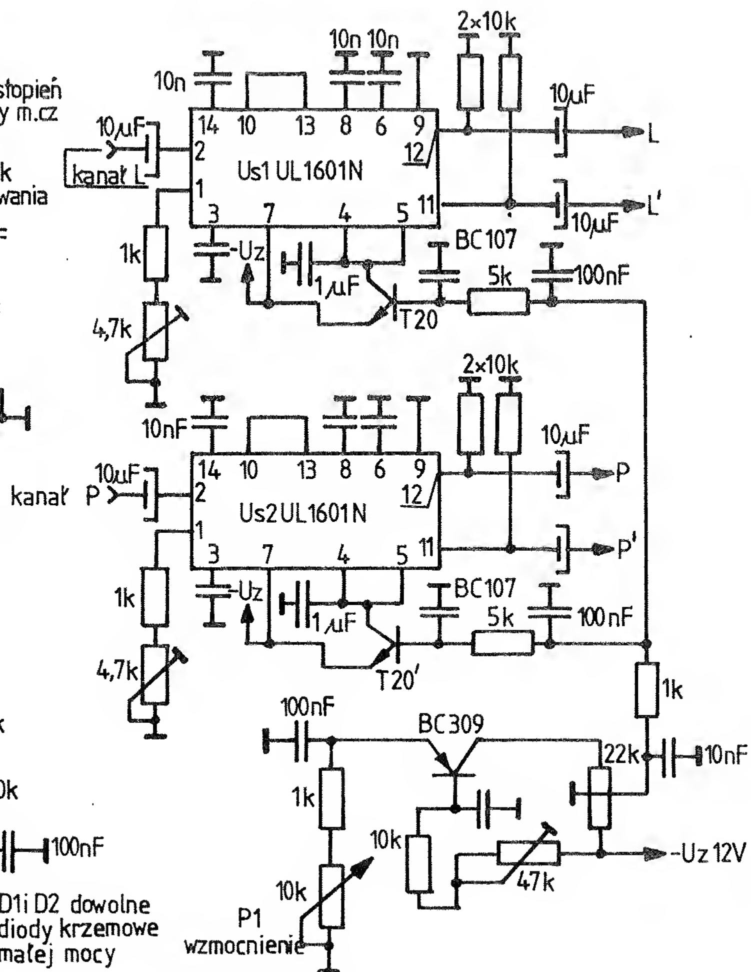
Wersja wzmacniacza stereofonicznego z przedwzmacniaczami na UL1601N została przedstawiona na rys. 3. Wzmacniacz ten ma oba kanały przedwzmacniacza sterowane napięciowo za pomocą tylko jednego potencjometru P1 oraz ma możliwość wyłączania dowolnego kanału m.cz. przyciskami P1 lub P2 oraz blokadę obu kanałów przyciskiem P3. W zależności od wartości oporników R30 i R31 (18 kΩ do 100 kΩ) przedwzmacniacz m.cz. na UL1601N może być wykorzystany do dwupoziomowej pracy „cicha" i „pełna moc" co realizuje się przyciskiem P3 (rys. 4). W zależności od potrzeby proces regulacji poziomem sygnału m.cz. może być również sterowany skokowo w obu kierunkach, „minimum-maximum" z układu sterowania cyfrowego poziomem wzmocnienia jak i zdalnie bez obawy na przenikanie szkodliwych sygnałów zakłócających (przydźwięk sieciowy) w układ regulacji.
Układ scalony UL1601N można również w prosty sposób zaadoptować do radiotelefonu FM, w którym to zostanie wykorzystany jako układ blokady szumów (z możliwością cichego przeszukiwania kanałów).



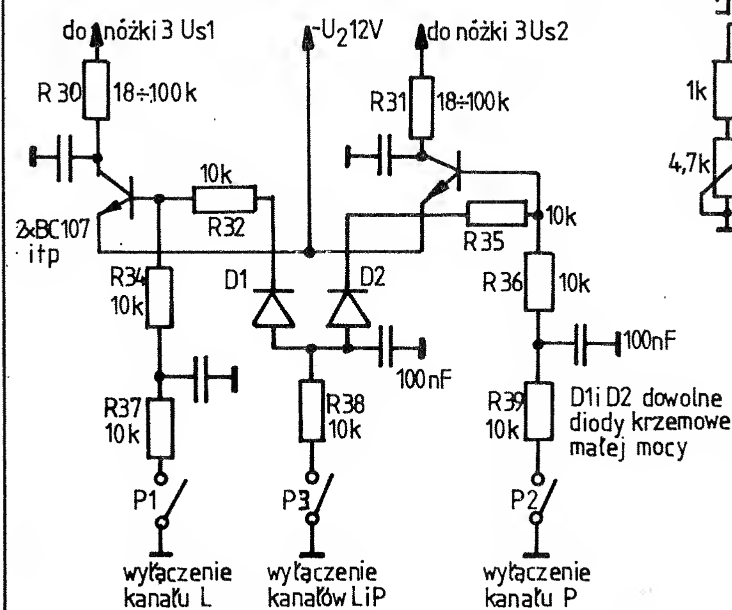
Rys. 1 Struktura wewnętrzna układu scalonego UL 1601N



Rys.2 Przedwzmacniacz monofoniczny



Rys. 3 Przedwzmacniacz stereofoniczny



Rys.4 Układ sterowania blokadą kanałów m.cz LiP

mgr. inż. ZBIGNIEW PĘDZIK

Moduł odchylania poziomego i płytka kineskopu cz. I

1. MODUŁ ODCHYLANIA POZIOMEGO

W radzieckich telewizorach występują trzy modyfikacje modułu odchylania poziomego. Każda z tych modyfikacji przeznaczona jest do pracy z określonym typem kineskopu:
— MC-1 kineskop typu „Δ", kąt odchylenia 90°, przekątna ekranu 61 cm
— MC-2 kineskop typu PIL, kąt odchylenia 110°, przekątna ekranu 67 cm
— MC-3 kineskop typu PIL, kąt odchylenia 90°, przekątna ekranu 51 cm i 61 cm.
Modyfikacje te wykonane są według jednego schematu i na jednakowych płytkach drukowanych, a różnią się jedynie: wyjściowymi transformatorami, submodułem korekcji obrazu (CKP) i wartościami niektórych elementów. W MC-1 zastosowany jest transformator ТВС-110ПЦ16, MC-2 — ТВС-110ПЦ18, a w MC-3 — ТВС-110ПЦ15. Różnią się one ilością zwojów.
W MC-1 wykorzystany jest submoduł CKP-1, a w MC-2 i MC-3 CKP-2.

Najczęściej stosowanym modułem odchylania poziomego jest moduł MC-3. Schemat i oscylogramy pokazane są na rys. 1 i rys. 2.

Zasada działania

Moduł składa się z:

— wzmacniacza mocy (VT1)
— stopnia wyjściowego (VT2)
— diodowego modulatora (VD3—VD5)
— wyjściowego transformatora (T2) z impulsowymi prostownikami napięcia (E1, VD6—VD8)
— submodułu korekcji obrazu CKP-2

Napięcie zasilania podawane jest na kolektor tranzystora VT1 przez filtr R1, C1 i uzwojenie pierwotne transformatora T1. Na bazę VT1, z submodułu synchronizacji modułu kanału radiowego MPK-2, oddziaływują dodatnie prostokątne impulsy (rys. 2, osc. 1) o czasie trwania 20—30 µs i okresem 64 µs. Tranzystor VT1 jest otwierany tymi impulsami, a przy ich braku znajduje się on w stanie zatkania.

Nagłe przerwanie prądu w obwodzie kolektora wymusza pojawienie się impulsu napięcia (rys. 2, osc. 2) na uzwojeniu 1—2 transformatora T1. W obwodzie rezonansowym utworzonym przez indukcyjności uzwojeń transformatora i ich rozłożone pojemności powstają swobodne drgania. W celu zmniejszenia skoku napięcia w pierwszej fazie tego procesu, uzwojenie pierwotne transformatora jest bocznikowane obwodem R4, C2. Na bazę tranzystora VT2 (stopnia wyjściowego) podawane są impulsy napięcia z uzwojenia wtórnego transformatora T1. Sterują one formowaniem piłokształtnego prądu odchylającego. Można to zaobserwować w punkcie XN2 (rys. 2, osc. 3).

Stopień wyjściowy jest tranzystorowo-diodowym kluczem (VT2 i VD3—VD5). Przez tranzystor VT2 płyną dodatnie szczyty prądu odchylającego, ujemne — przez diodowy modulator VD3—VD5. Prąd źródła zasilania płynie przez filtr R10, C7 i część (wyprowadzenia 9—11—12) uzwojenia pierwotnego transformatora wyjściowego T2. Rezystor R10 ogranicza prąd przez tranzystor VT2 przy przebiciach w kineskopie, a także zmniejsza wpływ prądu kineskopu na rozmiar obrazu w poziomie. Kondensatory C3 i C16 zabezpieczają przed zwarciem do masy stałego napięcia źródła zasilania, przez cewki odchylania poziomego. Obciążeniem stopnia wyjściowego są podłączone do kondensatorów C4 i C5 cewki odchylania poziomego i wyjściowy transformator. W cewkach odchylania powstaje piłokształtny prąd, a w uzwojeniach transformatora impulsy napięcia powrotów odchylania poziomego. Przebiegi te po wyprostowaniu zasilają anodę, elektrody przyspieszające i elektrodę skupiającą kineskopu oraz wzmacniacze wizji modułu kolorów.

Wypadkowa pojemność kondensatorów C4 i C5 wraz z cewkami odchylania poziomego tworzą równoległy obwód rezonansowy. W czasie przebiegów powrotnych odchylania poziomego na cewkach odchylających i transformatorze wyjściowym T2, powstają impulsy napięcia o amplitudzie około 1000 V (rys. 2, osc. 4).

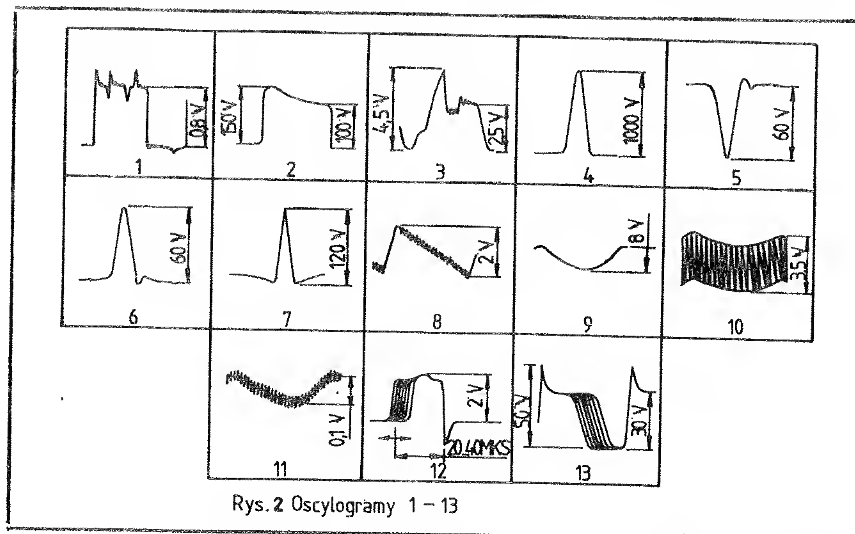
Kondensatory C3, C16 oprócz oddzielenia cewek odchylania poziomego od źródła zasilania, jednocześnie zapewniają korekcję nieliniowych zniekształceń (S korekcja) oraz centrowanie obrazu.

W odróżnieniu od ogólnoprzyjętych układów S korekcji, tutaj wykorzystywany jest obwód rezonansowy składający się z dwóch kondensatorów C3, C16 oraz cewki L4. Sinusoidalny prąd powstający w tym obwodzie nakłada się na piłokształtny prąd nadając jemu formę „S", przy której prędkość odchylania strumienia maleje w miarę przybliżania się do krajów ekranu. Centrowanie obrazu w poziomie zapewniane jest przez wyprostowanie impulsów napięcia odchylania poziomego i powrotów. Obwód centrowania R2, VD1, VD2 przez dławik L1 połączony jest z cewkami odchylania poziomego. Przy środkowym położeniu suwaka rezystora nastawnego R2, prądy wyprostowane przez diody są równe i w cewkach odchylających nie powstaje prąd przesunięcia. Przy zmianie położenia suwaka, na kondensatorach C3 i C16 powstaje dodatkowe napięcie (dodatnie lub ujemne) i w cewkach odchylających płynie prąd przesuwając obraz w prawo lub w lewo.

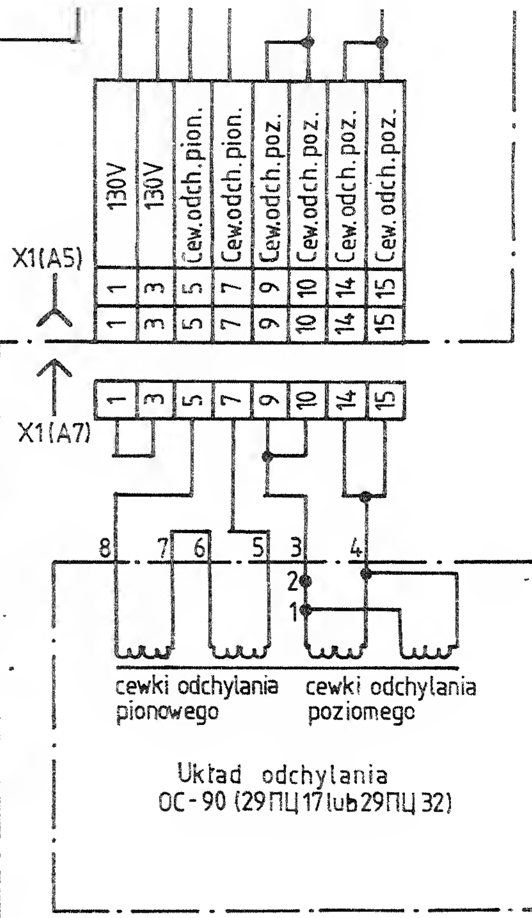
Zniekształcanie poduszkowe pionowych linii, jest korygowane diodowym modulatorem składającym się z diod VD3—VD5, kondensatorów C6, C8, rezystora R9 i cewek L3, L4. Cewka L4 i kondensator C8 tworzą obwód rezonansowy, którego dobroć określana jest rezystorem R9. Kondensator C6 jest sterowanym źródłem napięcia, przy zmianie którego osiągana jest potrzebna korekcja obrazu. Kondensator C6 nie wpływa istotnie na częstotliwość obwodu rezonansowego L4—C8.

W czasie powrotów odchylania poziomego, dodatni impuls, powstający

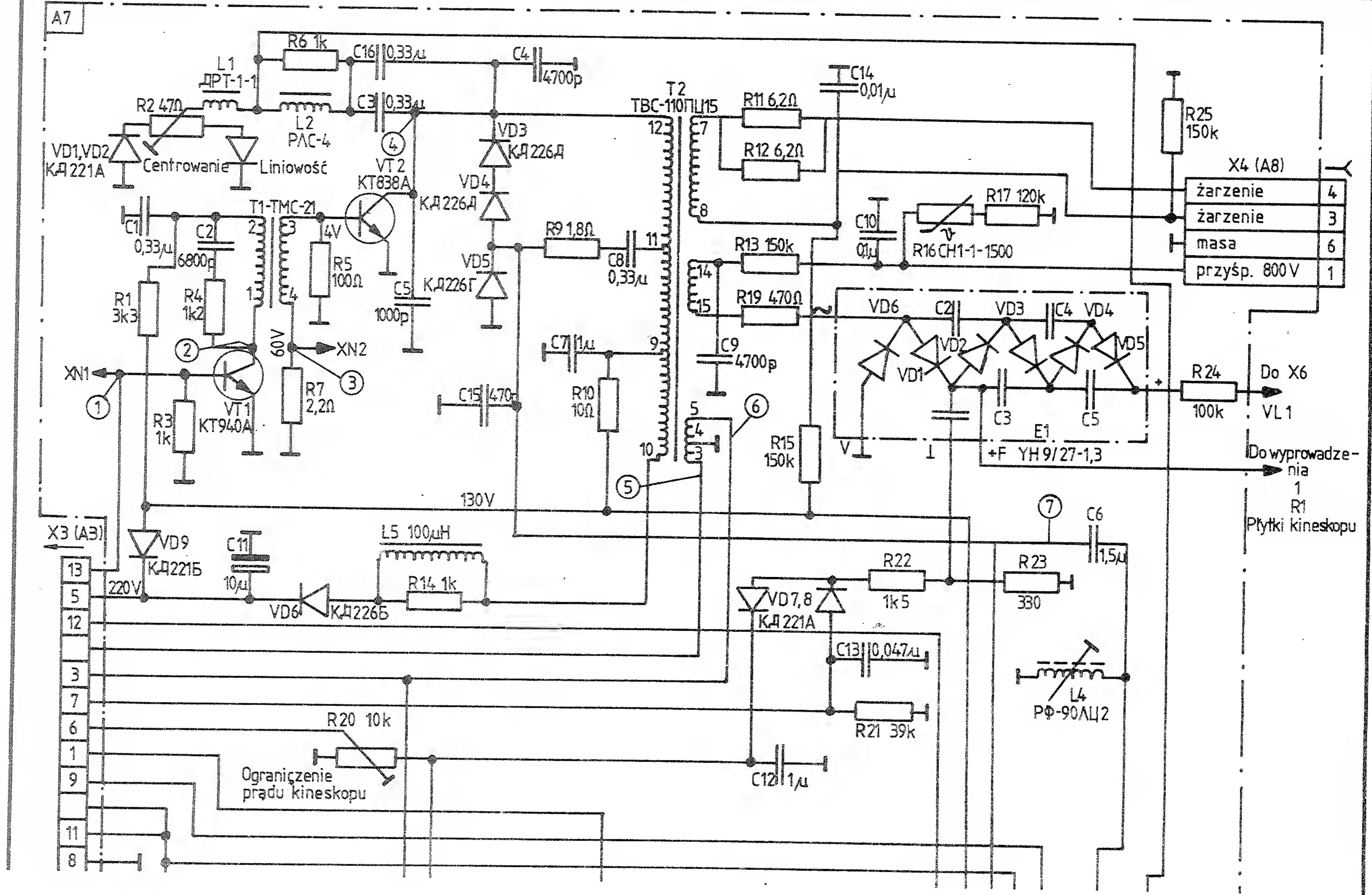
c.d. na str. 8



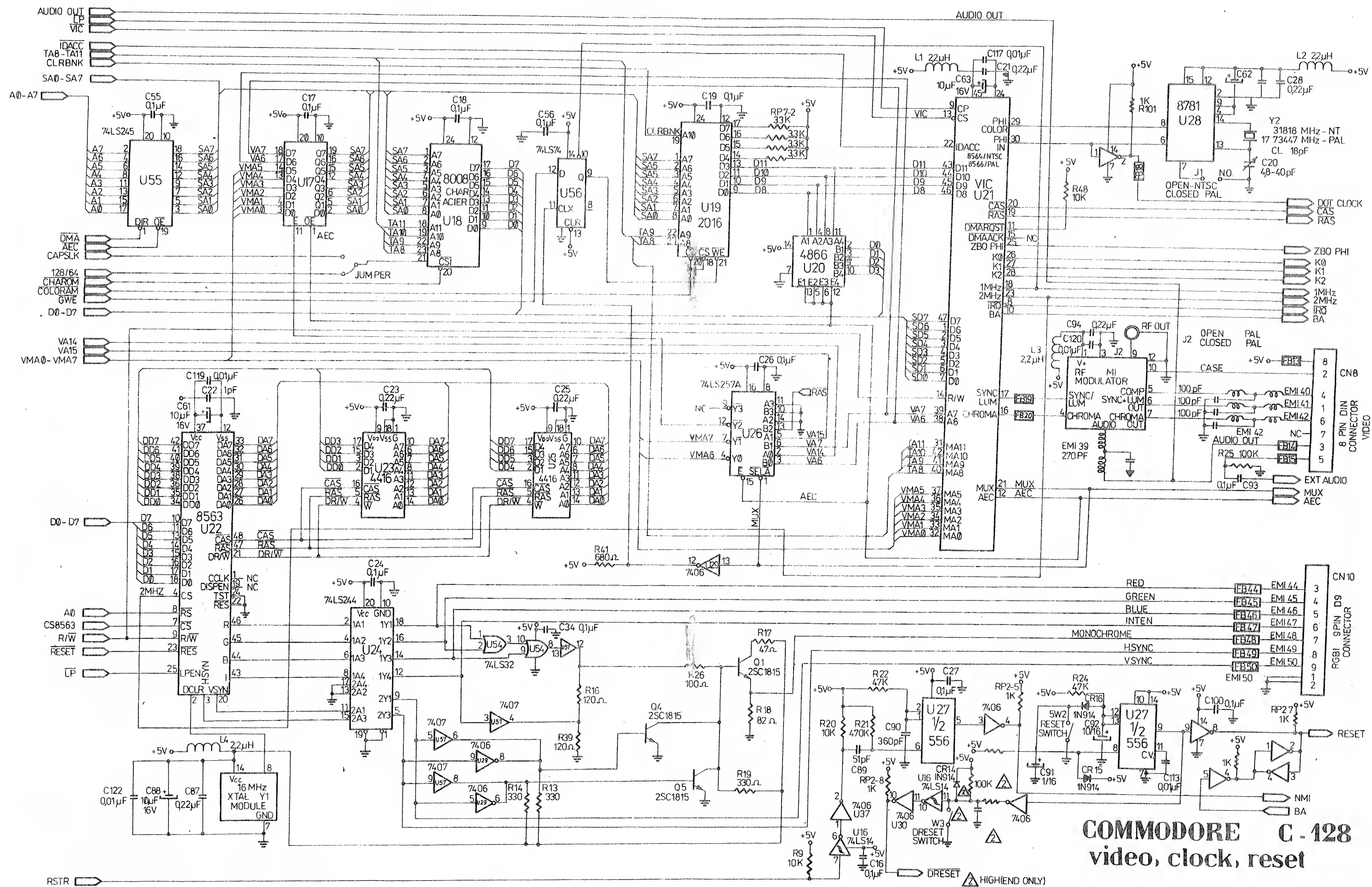
Rys. 2 Oscylogramy 1 – 13



Rys.1 Schemat modułu odchylania poziomego MC-3



A7
R6 1k
C16 0,33μ
C4 4700p
L1 ДРТ-1-1
R2 47Ω
L2 PЛС-4
C3 0,33μ
VD1,VD2 КД221А
Centrowanie
Liniowość
VT2 КТ838А
VD3 КД226Д
VD4 КД226Д
VD5 КД226Г
T1-TMC-21
C1 0,33μ
C2 6800p
R1 3k3
R4 1k2
R5 100Ω
4V
C5 1000p
60V
XN2
XN1
R3 1k
VT1 KT940A
R7 2,2Ω
R9 1,8Ω
C8 0,33μ
C7 1μ
R10 10Ω
C15 470p
T2 ТВС-110ПЦ15
R11 6,2Ω
R12 6,2Ω
C14 0,01μ
R13 150k
R19 470Ω
C9 4700p
R15 150k
C10 0,1μ
R16 СН1-1-1500
R17 120k
R25 150k
X4 (A8)
żarzenie
żarzenie
masa
przyśp. 800V
VD6
VD1
VD2
VD3
VD4
VD5
C2
C3
C4
C5
E1
+F YH 9/27-1,3
R24 100k
Do X6
VL 1
Do wyprowadzenia 1 R1 Płytki kineskopu
130V
X3 (A3)
VD9 КД221Б
220V
C11 10μ
L5 100μH
R14 1k
VD6 КД226Б
C6 1,5μ
R22 1k5
R23 330
VD7,8 КД221А
C13 0,047μ
R21 39k
L4 РФ-90АЦ2
R20 10k
Ograniczenie prądu kineskopu
C12 1μ


COMMODORE C-128
video, clock, reset
AUDIO OUT
LP
VIC
IDACC
TA8-TA11
CLRBNK
SA0-SA7
A0-A7
DMA
AEC
CAPSLK
128/64
CHAROM
COLORAM
GWE
D0-D7
VA14
VA15
VMA0-VMA7
74LS245
U55
U17
8008 CHAR ACIER
U18
JUMPER
74LS74
U56
U19
2016
4866
U20
VIC
U21
8566/NTSC
8566/PAL
8781
U28
31818 MHz - NT
17 73447 MHz - PAL
CL 18pF
OPEN-NTSC
CLOSED PAL
DOT CLOCK
CAS
RAS
ZBO PHI
K0
K1
K2
1MHz
2MHz
IRQ
BA
RF OUT
MI
RF MODULATOR
CN8
8 PIN DIN CONNECTOR VIDEO
EXT AUDIO
MUX
AEC
74LS257A
U26
8563
U22
U23
4416
U25
4416
RED
GREEN
BLUE
INTEN
MONOCHROME
HSYNC
VSYNC
CN10
RGBI 9PIN D9 CONNECTOR
CS8563
R/W
RESET
74LS244
U24
74LS32
2SC1815
16 MHz XTAL Y1 MODULE
U27
1/2
556
RESET SWITCH
DRESET SWITCH
NMI
RSTR
DRESET
HIGH(END ONLY)

c.d. ze str. 7
na kolektorze tranzystora VT2 (rys. 2, osc. 4) zatyka diody VD3—VD5. Pod wpływem impulsu powrotu z wyprowadzenia 11 uzwojenia transformatora wyjściowego w obwodzie L4, C8 (rys. 2, osc. 7) powstają drgania. Prąd rezonansowy ładuje kondensator C6. Po zakończeniu jednego półokresu przebiegu powrotnego, diody VD3—VD5 otwierają się i powodują powstanie drgań w obwodzie rezonansowym. Zaczyna się pierwsza połowa napięcia odchylania poziomego, a odchylenie strumienia od lewej strony ekranu do środka zależy od energii zgromadzonej w cewkach odchylania poziomego w czasie poprzedniego okresu. Amplituda odchylania strumienia zależy od napięcia na kondensatorze C6, który jest włączony szeregowo w obwodzie cewek odchylających i napięcie na nim jest przeciwne do s.e.m. samoindukcji. Zmieniając napięcie na kondensatorze można zmieniać w pewnych granicach prąd w cewkach odchylających w czasie odchylania poziomego. Dla realizacji tego kondensator C6 przez dławik L3 i złącze X7(A7) podłączony jest do kolektora tranzystora VT4 submodułu korekcji obrazu CKP-2. Tranzystor otwierany jest sterującymi impulsami (rys. 2, osc. 12), czas trwania których w czasie odchylania w pionie zmienia się parabolicznie.

Submoduł korekcji obrazu posiada także wzmacniacz kształtujący paraboliczny sygnał sterujący (tranzystor VT1) oraz modulator szerokości impulsów (tranzystory VT2, VT3).

Na bazę tranzystora VT1 przez złącze X7(A7) i rezystor R2 podawane jest piłokształtne napięcie o częstotliwości obrazu proporcjonalne do prądu odchylania pionowego (rys. 2, osc. 8). Jest ono zdejmowane z rezystorów R27 i R28 modułu odchylania pionowego. W obwodzie kolektora tranzystora VT1 piłokształtne napięcie jest całkowane na kondensatorze C1 i przybiera formę paraboliczną (rys. 2, osc. 9).

Napięcie paraboliczne podawane jest przez rezystory R5 i R6 na bazę tranzystora VT2. Tworzy on z tranzystorem VT3 wzmacniacz różnicowy prądu stałego z dwoma wejściami i jednym wyjściem. Dzielnik R7, R8 zapewnia niezmienność napięcia na bazie tranzystora VT2 podczas regulacji amplitudy parabolicznego napięcia nastawnym rezystorem R5. Razem z parabolicznym napięciem na bazę tranzystora VT2 podawane są przez C5 piłokształtne impulsy o częstotliwości odchylania poziomego (rys. 2, osc. 10), które formowane są przez całkowanie w obwodzie R18, C6 z impulsów powrotów (rys. 2, osc. 6), podawanych przez złącze X7(A7) z wyprowadzenia 5 uzwojenia transformatora wyjściowego.

W zależności od wartości parabolicznego napięcia, tranzystor VT2 otwierany jest przez piłokształtne impulsy w różnych momentach. Przy tym na rezystorze R9 pojawiają się prostokątne impulsy o częstotliwości odchylania poziomego, czas trwania których zmienia się parabolicznie (patrz narastanie zbocza na rys. 2, osc. 12). Impulsy te otwierają tranzystor VT4. Odpowiednio do czasu otwarcia tranzystora VT4 (rys. 2, osc. 13), przez który rozładowuje się C6, zmienia się amplituda prądu odchylającego, a tym samym zapewniona jest korekcja szerokości linii poziomych.

Na bazę tranzystora VT3 wzmacniacza różnicowego z dzielnika R13, R14, R17 podawane jest stałe napięcie. Regulując to napięcie nastawnym rezystorem R13 można zmieniać prąd płynący przez tranzystor VT3, napięcie na wspólnym emiterowym rezystorze R10 i tym samym napięcie przejścia emiterowego tranzystora VT2. W rezultacie zmienia się czas trwania impulsów na wyjściu wzmacniacza różnicowego i zależny od nich rozmiar obrazu w poziomie. Oprócz tego z obciążenia kolektorowego tranzystora VT4 przez R16 napięcie ujemnego sprzężenia zwrotnego (rys. 2, osc. 11) podawane jest na bazę VT3, przez co poprawiana jest forma parabolicznych impulsów, które zapewniają liniowość obrazu.

W submodule CKP-2 zapewniana jest także stabilizacja rozmiaru obrazu w poziomie. Dla realizacji tego baza tranzystora VT2 przez rezystor R15 i złącze X7(A7) jest połączona z prostownikiem na diodzie VD7 w module odchylania poziomego. Zwiększenie prądu kineskopu prowadzi do pulsacji napięcia na wyjściu powielacza E1 i odpowiednio składowej zmiennej na rezystorze R23. Jest ona prostowana przez prostownik VD7, C12. Wyprostowane napięcie zmienia napięcie na bazie VT2 submodułu, a tym samym czas trwania impulsów oddziaływujących na modulator diodowy, tak że wymiar obrazu nie zmieni się.

Wzmacniacz parabolicznego sterującego napięcia oraz modulator szerokości impulsów submodułu zasilane są ze źródła napięcia 28 V przez złącze X7(A7) i filtr C10, R12, C7. Obwód R20, L1, VD1 w obwodzie kolektora tranzystora VT4 zmniejsza zakłócenia.

Uzwojenia wtórne transformatora wyjściowego T2 wykorzystywane są jako dodatkowe źródła napięcia. Uzwojenie 7—8 zasila włókno żarzenia kineskopu. Rezystory R11, R12 ograniczają prąd żarzenia kineskopu przy włączaniu telewizora.

Wysokonapięciowe uzwojenie 14—15 przez rezystor R19 podłączone jest do wyprowadzenia „~" powielacza E1, który przekształca impulsowe napięcie 8,5 kV na stałe napięcie 25 kV do zasilania anody kineskopu, przez wyprowadzenie „+F" z kondensatora C1 powielacza napięcie podawane jest na ogniskującą elektrodę kineskopu. Zasilanie przyspieszających elektrod zapewnione jest jednopołówkowym prostownikiem na diodzie VD6 powielacza E1 i kondensatorze C9. Napięcie to jest dodatkowo wygładzane filtrem R13, C10 i stabilizowane warystorem R16.

Dla układu stabilizacji obrazu w poziomie w submodule CKP-2 z rezystora R23 jest zdejmowane napięcie i przez rezystor R22 podawane na prostownik VD7, C12. Dodatnie napięcie z tego prostownika poprzez nastawny rezystor R20 oddziaływuje na układ ograniczenia prądu kineskopu w module kolorów. Prostownik VD8, C13 jest także podłączony do R23 i daje napięcie zmieniające się w zależności od prądu kineskopu w granicach od —1 do —6 V. Podawane jest ono na moduł odchylania pionowego i stabilizuje wymiar obrazu w pionie przy zmianie jaskrawości obrazu.

Z uzwojenia 9—10 transformatora T2 impulsowe napięcie 90 V wykorzystywane jest do zasilania wzmacniaczy wizji. Wyprowadzenie 9 jest podłączone przez rezystor R10 do źródła napięcia 130 V. Napięcie wyprostowane przez diodę VD6 na filtrującym kondensatorze C11 wynosi 220 V.

Uzwojenie 5—4—3 daje impulsy o amplitudzie 60 V, różnej polaryzacji (rys. 2, osc. 5 i 6) dla zasilania układu automatycznego dostrajania częstotliwości i fazy przebiegów odchylania poziomego, identyfikacji kolorów, układu wygaszania powrotów i innych.

OGŁOSZENIA

WITOLD DĄBROWSKI

Kontrola napięcia zasilania z układem scalonym HEF 40098BP i MCY 74049

Układ ten jest przeznaczony do kontroli napięcia zasilania ze szczególnym uwzględnieniem przyrządów zasilanych bateryjnie.

Układ HEF40098BP został wykorzystany w bardzo prostym urządzeniu służącym do kontroli napięcia zasilania, przedstawionym na rys. 1. Jako wskaźniki zostały wykorzystane diody świecące. Mruganie diody zielonej (z nieznaczną jasnością) sygnalizuje, że napięcie zasilania znajduje się powyżej wymaganej minimalnej ustawionej wartości. Dioda czerwona mruga z dużą jasnością i sygnalizuje, że napięcie zasilania spadło poniżej wymaganej wartości.

OPIS UKŁADU

Bramki D1,2 i D1,3 tworzą multiwibrator astabilny o częstotliwości drgań równej około 1 Hz ($f \approx \frac{0,5}{R_3C_1}$).

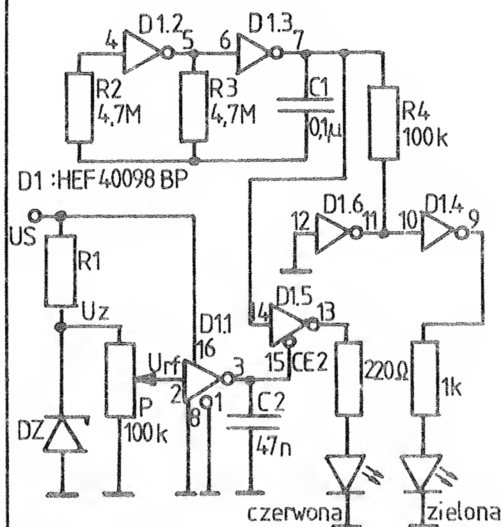
Bramka D1,1 pracuje jako komparator, który porównuje napięcie wejściowe z połową napięcia zasilania. Przy wystarczająco dużej wartości napięcia zasilającego doprowadza się wyjście D1,1 do potencjału wysokiego, a w konsekwencji wyjście bramki D1,5 i D1,6 do stanu wysokiej impedancji. Sygnał multiwibratora steruje poprzez rezystor R4 i bramkę D1,4 diodę zieloną.

Próg przełączania inwertera CMOS jest proporcjonalny do napięcia zasilania. Jeżeli spadnie ono poniżej zadanej wartości, to bramka D1,1 oceni swoje stabilizowane (dioda DZ) napięcie wejściowe jako poziom wysoki H i przełączy swoje wyjście do poziomu niskiego L. Próg przełączania bramki CMOS ma bardzo mały współczynnik temperaturowy. Były przeprowadzone pomiary dwóch układów V40098D i jednego układu HEF40098BP. Od —15°C do 70°C współczynnik temperaturowy progu przełączenia bramki wynosił sam (tzn. bez współczynnika temperaturowego źródła napięcia referencyjnego) w zakresie napięcia zasilającego 5—15 V przeciętnie —0,015%/K z wartością graniczną —0,003%/K, przy 15 V w przedziale temperatur od 20°C do 70°C, a —0,04%/K przy 5 V w przedziale od —15°C do 20°C.

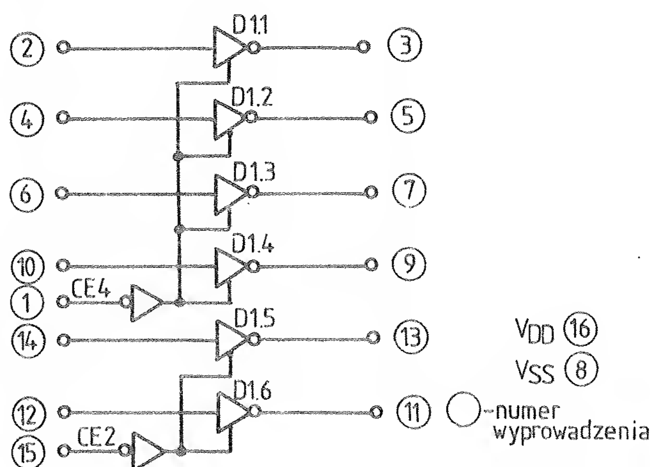
Przy przełączeniu bramki D1,1 powstają na jej wyjściu drgania wysokiej częstotliwości, które tłumi kondensator C2.

Możliwe jest także zbudowanie układu, w którym dwa z sześciu inwerterów pracują jako przerzutnik Schmitta. Ponieważ nie wykorzystuje się tutaj trybu pracy trójstanowej układ HEF40098BP można zastąpić np. układem MCY74049. W przypadku układu HEF40098BP wejścia CE2 i CE4 są dołączone do masy. Multiwibrator steruje obie diody LED poprzez rezystory R21 i R22 (100 kΩ). Wyjście przerzutnika Schmitta włącza poprzez wzmacniacze sterujące odpowiednie diody. Jako źródło napięcia odniesienia służy dioda Zenera lub układy przedstawione na rys. 4.

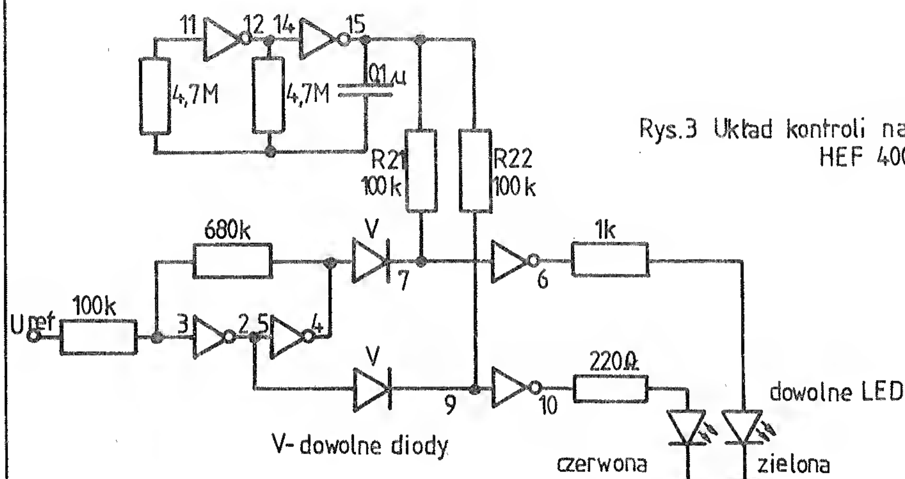
Opracowano na podstawie RFE 1/1989



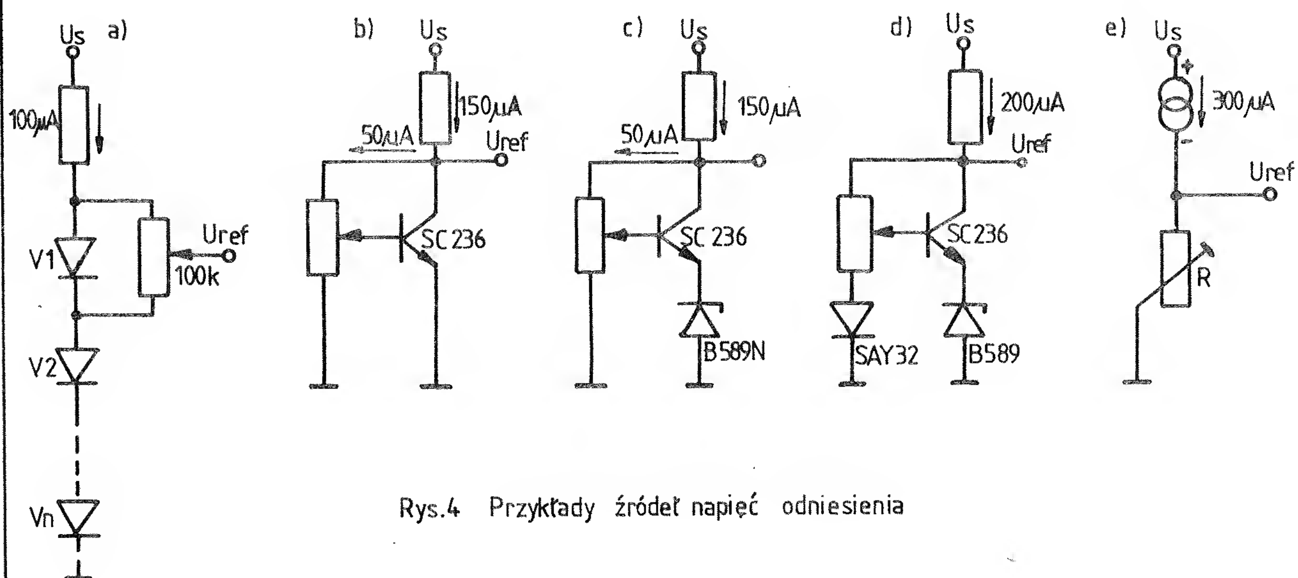
Rys.1 Układ kontroli napięcia zasilania z układem HEF 40098BP



Rys.2 Schemat logiczny układu HEF 40098BP



Rys.3 Układ kontroli napięcia zasilania z układem HEF 40098BP

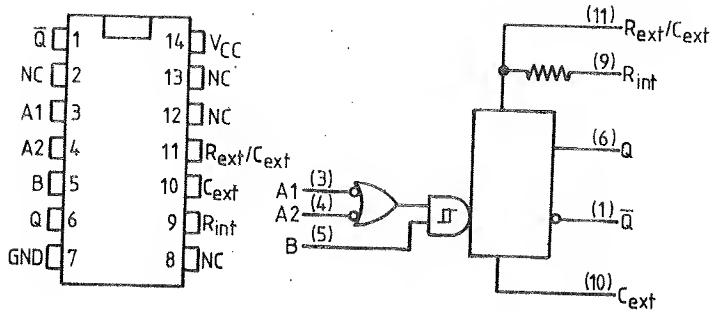


Rys.4 Przykłady źródeł napięć odniesienia

KATALOG

Wykaz oznaczeń:

- V_{cc} — znamionowe napięcie zasilania
- I_I — prąd wejściowy
- f_{max} — maksymalna częstotliwość
- t_{PLH} — czas propagacji przy zmianie stanu logicznego z niskiego na wysoki na wyjściu od dowolnego wejścia
- t_{PHL} — czas propagacji przy zmianie stanu logicznego z wysokiego na niski na wyjściu od dowolnego wejścia
- L — stan niski „0"
- H — stan wysoki „1"
- X — stan dowolny „0" lub „1"

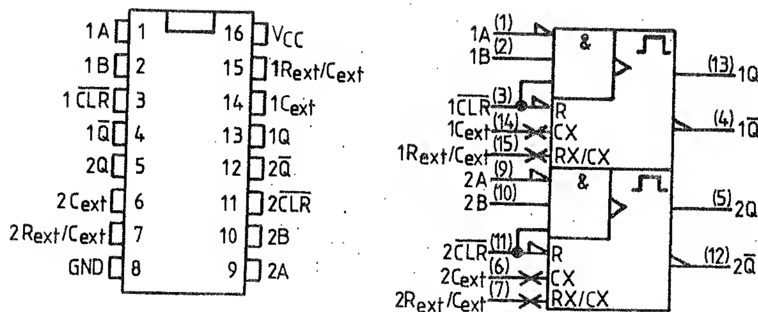


SN 74121

Monostabilny multiwibrator

Wej.			Wyj.	
A_1	A_2	B	Q	Q
L	X	H	L	H
X	L	H	L↑	H↑
X	X	L	L↑	H↑
H	H	X	L↑	H↑
H	↓	H	⊓	⊔
↓	H	H	⊓	⊔
↓	↓	H	⊓	⊔
L	X	↑	⊓	⊔
X	L	↑	⊓	⊔

	121	Jed.
V_{cc}	5	V
I_I	1	mA
R_{ext}	1,4—40	kΩ
C_{ext}	0—1000	μF

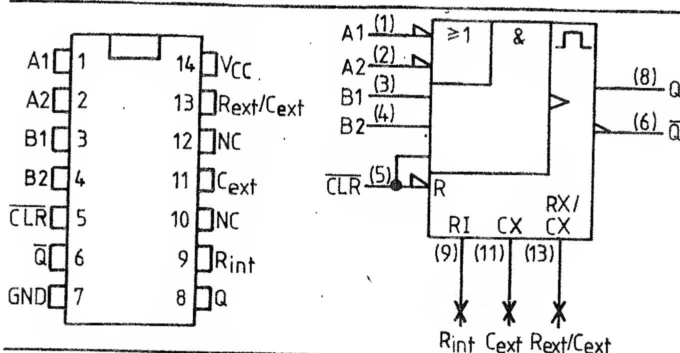


SN 74122

Dwa przerzutniki monostabilne

Wej.					Wyj.	
$\overline{CLR}$	A_1	A_2	B_1	B_2	Q	$\overline{Q}$
L	X	X	X	X	L	H
X	H	H	X	X	L↑	H↑
X	X	X	L	X	L↑	H↑
X	X	X	X	L	L↑	H↑
H	L	X	↑	H	⊓	⊔
H	L	X	H	↑	⊓	⊔
H	X	L	↑	H	⊓	⊔
H	X	L	H	↑	⊓	⊔
H	H	↓	H	H	⊓	⊔
H	↓	↓	H	H	⊓	⊔
H	↓	H	H	H	⊓	⊔
↑	↓	X	H	H	⊓	⊔
↑	X	L	H	H	⊓	⊔

	Wej.	Wyj.	122	LS122	Jed
V_{cc}			5	5	V
I_I			1	0,1	mA
t_{PLH}	A	Q	22	23	ns
	B		19	23	ns
t_{PHL}	A	$\overline{Q}$	30	32	ns
	B		27	34	ns
t_{PLH}	$\overline{CLR}$	Q	18	20	ns
t_{PHL}		$\overline{Q}$	30	28	ns

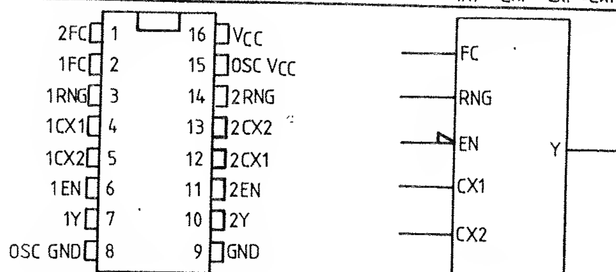


SN 74123

Dwa przerzutniki monostabilne

Wej.			Wyj.	
$\overline{CLR}$	A	B	Q	$\overline{Q}$
L	X	X	L	H
X	H	X	L↑	H↑
X	H	L	L↑	H↑
H	L	↑	⊓	⊔
H	↓	H	⊓	⊔
↑	L	H	⊓	⊔

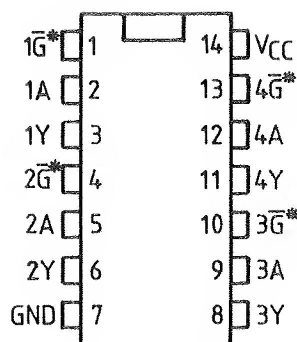
	Wej.	Wyj.	123	LS123	Jed.
V_{cc}			5	5	V
I_I			1	0,1	mA
t_{PLH}	A	Q	22	23	ns
	B		19	23	ns
t_{PHL}	A	$\overline{Q}$	30	32	ns
	B		27	34	ns
t_{PLH}	$\overline{CLR}$	Q	18	20	ns
t_{PHL}		$\overline{Q}$	30	28	ns

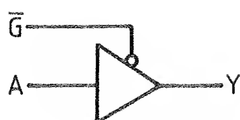


SN 74S124

Dwa oscylatory

	S124	Jed.
V_{cc}	5	V
I_I	1	mA
f_{max}	60	MHz

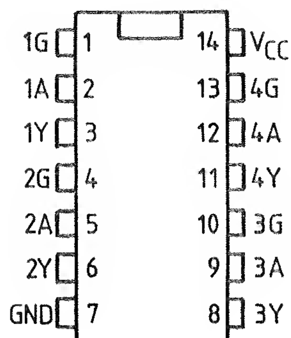




SN 74125

Cztery bufory trójstanowe

	125	LS125A	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
t_{PLH}	8	9	ns
t_{PHL}	12	7	ns
t_{PZH}	11	12	ns
t_{PZL}	16	15	ns

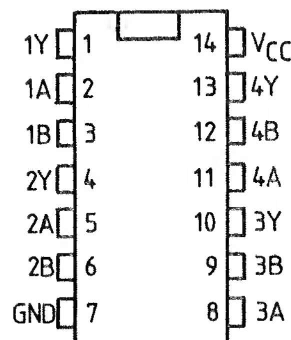




SN 74126

Cztery bufory trójstanowe

	126	LS126A	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
t_{PLH}	8	9	ns
t_{PHL}	12	8	ns
t_{PZH}	11	16	ns
t_{PZL}	16	21	ns



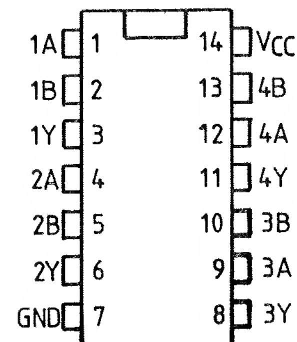


SN 74128

Cztery dwuwejściowe bramki NOR — wzmacniacze

Wej.		Wyj.
A	B	Y
H	X	L
X	H	L
L	L	H

	128	Jed.
V_{cc}	5	V
I_I	1	mA
t_{PLH}	6	ns
t_{PHL}	8	ns



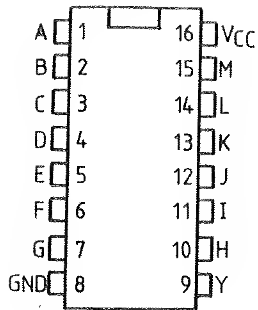


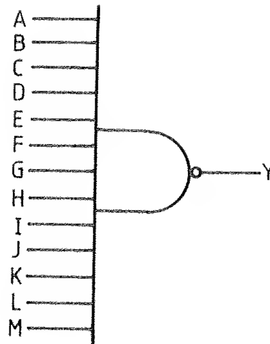
SN 74132

Cztery dwuwejściowe bramki NAND — Schmitt

Wej.		Wyj.
A	B	Y
H	H	L
L	X	H
X	L	H

	132	LS132	S132	Jed.
V_{cc}	5	5	5	V
I_I	1	0,1	1	mA
t_{PLH}	15	15	7	ns
t_{PHL}	15	15	8,5	ns



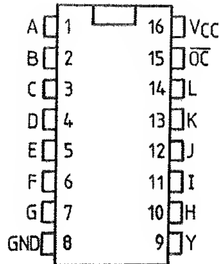


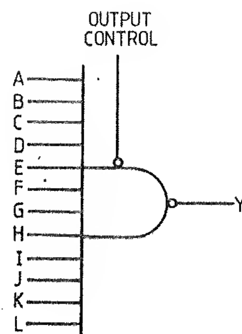
SN 74S133

Trzynastowejściowa bramka NAND

Wej.													Wyj.
A	B	C	D	E	F	G	H	I	J	K	L	M	Y
H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	X	X	X	X	X	H
X	L	X	X	X	X	X	X	X	X	X	X	X	H
X	X	L	X	X	X	X	X	X	X	X	X	X	H
X	X	X	L	X	X	X	X	X	X	X	X	X	H
X	X	X	X	L	X	X	X	X	X	X	X	X	H
X	X	X	X	X	L	X	X	X	X	X	X	X	H
X	X	X	X	X	X	L	X	X	X	X	X	X	H
X	X	X	X	X	X	X	L	X	X	X	X	X	H
X	X	X	X	X	X	X	X	L	X	X	X	X	H
X	X	X	X	X	X	X	X	X	L	X	X	X	H
X	X	X	X	X	X	X	X	X	X	L	X	X	H
X	X	X	X	X	X	X	X	X	X	X	L	X	H
X	X	X	X	X	X	X	X	X	X	X	X	L	H

	S133	Jed.
V_{cc}	5	V
I_I	1	mA
t_{PLH}	4	ns
t_{PHL}	4,5	ns



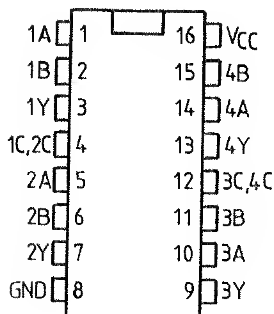


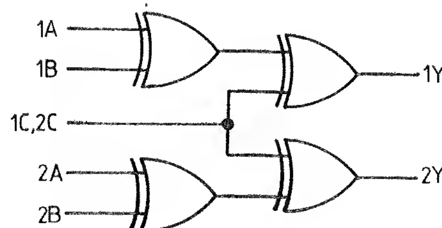
SN 74S134

Dwunastowejściowa trójstanowa bramka NAND

Wej.													Wyj.
OC	A	B	C	D	E	F	G	H	I	J	K	L	Y
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	L	X	X	X	X	X	X	X	X	X	X	X	H
L	X	L	X	X	X	X	X	X	X	X	X	X	H
L	X	X	L	X	X	X	X	X	X	X	X	X	H
L	X	X	X	L	X	X	X	X	X	X	X	X	H
L	X	X	X	X	L	X	X	X	X	X	X	X	H
L	X	X	X	X	X	L	X	X	X	X	X	X	H
L	X	X	X	X	X	X	L	X	X	X	X	X	H
L	X	X	X	X	X	X	X	L	X	X	X	X	H
L	X	X	X	X	X	X	X	X	L	X	X	X	H
L	X	X	X	X	X	X	X	X	X	L	X	X	H
L	X	X	X	X	X	X	X	X	X	X	L	X	H
L	X	X	X	X	X	X	X	X	X	X	X	L	H
H	X	X	X	X	X	X	X	X	X	X	X	X	

	S134	Jed.
V_{cc}	5	V
I_I	1	mA
t_{PLH}	4	ns
t_{PHL}	5	ns
t_{PZH}	13	ns
t_{PZL}	14	ns



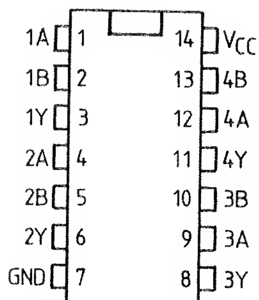


SN 74S135

Dwie czterowejściowe bramki EXCLUSIVE — OR/NOR

Wej.			Wyj.
A	B	C	Y
L	L	L	L
L	H	L	H
H	L	L	H
H	H	L	L
L	L	H	H
L	H	H	L
H	L	H	L
H	H	H	H

	Wej.	S135	Jed.
V_{cc} I_I		5 1	V mA
t_{PLH} t_{PHL}	A lub B, B lub A=L, C=L	8,5 11	ns ns
t_{PLH} t_{PHL}	A lub B, B lub A=H, C=L	8 9	ns ns
t_{PLH} t_{PHL}	A lub B, B lub A=L, C=H	10 6,5	ns ns
t_{PLH} t_{PHL}	A lub B, B lub A=H, C=H	8,5 7,5	ns ns
t_{PLH} t_{PHL}	C , A=B	8,5 9,5	ns ns
t_{PLH} t_{PHL}	C , A≠B	7,5 8	ns ns



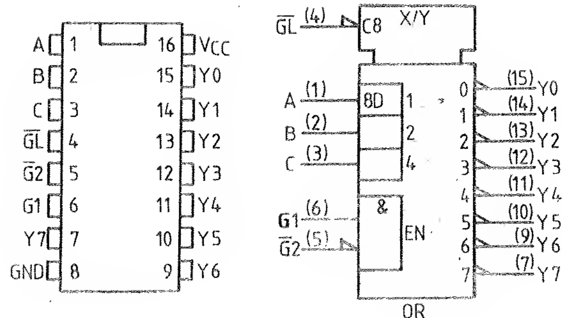


SN 74136

Cztery dwuwejściowe bramki EXCLUSIVE — OR — otwarty kolektor

Wej.		Wyj.
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

	136	LS136	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
t_{PLH}	12	18	ns
t_{PHL}	39	18	ns

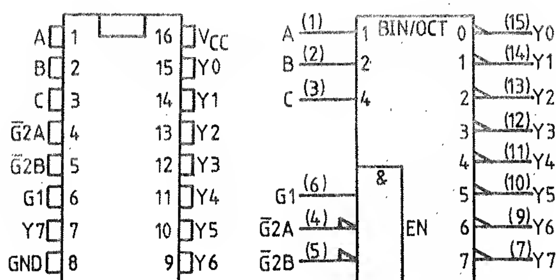


SN 74LS137

DEMULTIPLEXER

Wej.						Wyj.							
$\overline{GL}$	G1	G2	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
X	X	H	X	X	X	H	H	H	H	H	H	H	H
X	L	X	X	X	X	H	H	H	H	H	H	H	H
L	H	L	L	L	L	L	H	H	H	H	H	H	H
L	H	L	L	L	H	H	L	H	H	H	H	H	H
L	H	L	L	H	L	H	H	L	H	H	H	H	H
L	H	L	L	H	H	H	H	H	L	H	H	H	H
L	H	L	H	L	L	H	H	H	H	L	H	H	H
L	H	L	H	L	H	H	H	H	H	H	L	H	H
L	H	L	H	H	L	H	H	H	H	H	H	L	H
L	H	L	H	H	H	H	H	H	H	H	H	H	L

	Wej.	Wyj.	LS137	Jed.
V_{cc} I_I			5 0,1	V mA
t_{PLH} t_{PHL}	A, B, C	Y	11 25	ns ns
t_{PLH} t_{PHL}	A, B, C	Y	16 19	ns ns
t_{PLH} t_{PHL}	$\overline{G_2}$	Y	13 16	ns ns
t_{PLH} t_{PHL}	G_1	Y	14 18	ns ns
t_{PLH} t_{PHL}	$\overline{G_L}$	Y	18 25	ns ns



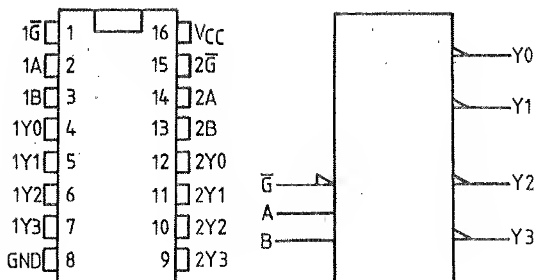
LS 74LS138

DEMULTIPLEXER

Wej.					Wyj.							
G1	$\overline{G2}$*	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

$\overline{G2}* = \overline{G2}A + \overline{G2}B$

	Wej.	Wyj.	LS138	S138A	Jed.
V_{cc} I_I			5 0,1	5 1	V mA
t_{PLH} t_{PHL}	A, B, C	Y	11 18	4,5 7	ns ns
t_{PLH} t_{PHL}	G1, $\overline{G2}$	Y	12 20	5 7	ns ns

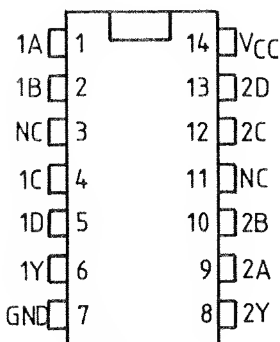


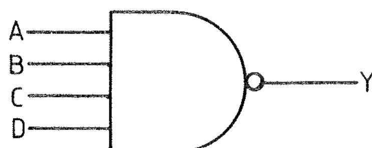
SN 74LS139A

Dwa DEMULTIPLEXERY

Wej.			Wyj.			
$\overline{G}$	B	A	Y_0	Y_1	Y_2	Y_3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

	Wej.	Wyj.	LS139A	S139A	Jed.
V_{cc} I_I			5 0,1	5 1	V mA
t_{PLH} t_{PHL}	A, B	Y	13 22	5 6,5	ns ns
t_{PLH} t_{PHL}	$\overline{G}$	Y	16 21	5 6,5	ns ns



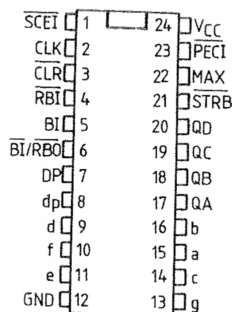


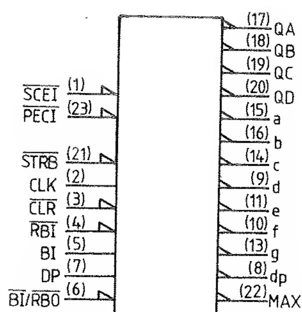
SN 74S140

Dwie czterowejściowe bramki NAND — wzmacniacze (50 Ω)

Wej.				Wyj.
A	B	C	D	Y
H	H	H	H	L
L	X	X	X	H
X	L	X	X	H
X	X	L	X	H
X	X	X	L	H

	S140	Jed.
V_{cc} I_I	5 1	V mA
t_{PLH} t_{PHL}	4 4	ns ns

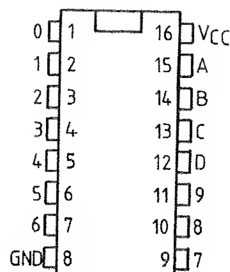


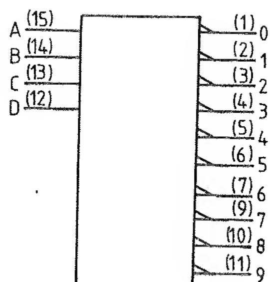


SN 74143

Czterobitowy konwerter/zatrzask na kod siedmiosegmentowy

	143	Jed.
V_{cc}	5	V
I_I	1	mA
f_{max}	18	MHz



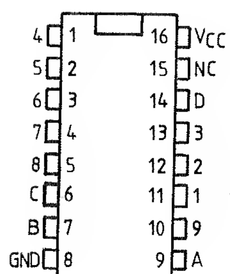


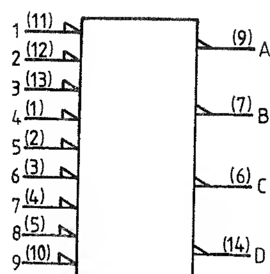
SN 74145

Dekoder z kodu BCD na kod dziesiętny

	Wej.				Wyj.									
	D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H
1	L	L	L	H	H	L	H	H	H	H	H	H	H	H
2	L	L	H	L	H	H	L	H	H	H	H	H	H	H
3	L	L	H	H	H	H	H	L	H	H	H	H	H	H
4	L	H	L	L	H	H	H	H	L	H	H	H	H	H
5	L	H	L	H	H	H	H	H	H	L	H	H	H	H
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H
8	H	L	L	L	H	H	H	H	H	H	H	H	L	H
9	H	L	L	H	H	H	H	H	H	H	H	H	H	L

	145	LS145	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
t_{PLH}	50	50	ns
t_{PHL}	50	50	ns



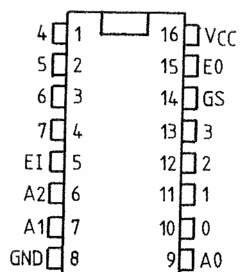


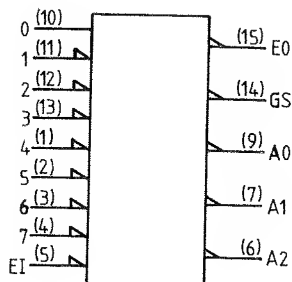
SN 74147

Koder z 10 na 4

Wej.									Wyj.			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

	147	LS147	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
t_{PLH}	9	12	ns
t_{PHL}	7	12	ns



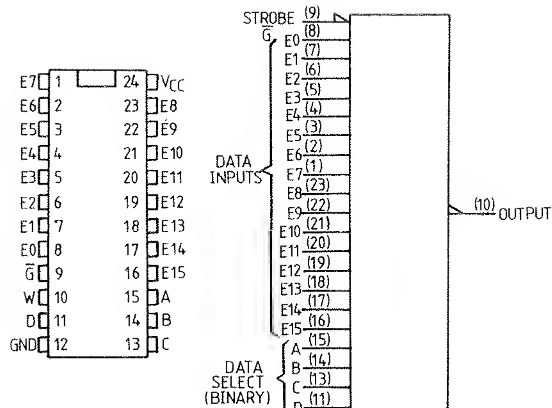


SN 74148

Koder z 8 na 3

Wej.									Wyj.				
EI	0	1	2	3	4	5	6	7	A2	A1	A0	GS	E0
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	X	L	H	H	L	H	L	L	H
L	X	X	X	X	L	H	H	H	L	H	H	L	H
L	X	X	X	L	H	H	H	H	H	L	L	L	H
L	X	X	L	H	H	H	H	H	H	L	H	L	H
L	X	L	H	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

	148	LS148	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
t_{PLH}	9	12	ns
t_{PHL}	7	12	ns

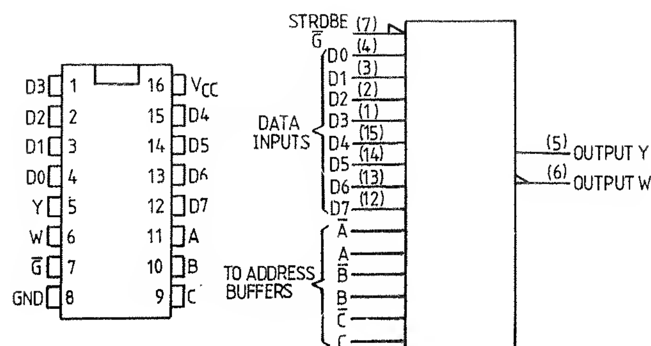


SN 74150

MULTIPLEXER

Wej.					Wyj.
D	C	B	A	$\overline{G}$	W
X	X	X	X	H	H
L	L	L	L	L	$\overline{E0}$
L	L	L	H	L	$\overline{E1}$
L	L	H	L	L	$\overline{E2}$
L	L	H	H	L	$\overline{E3}$
L	H	L	L	L	$\overline{E4}$
L	H	L	H	L	$\overline{E5}$
L	H	H	L	L	$\overline{E6}$
L	H	H	H	L	$\overline{E7}$
H	L	L	L	L	$\overline{E8}$
H	L	L	H	L	$\overline{E9}$
H	L	H	L	L	$\overline{E10}$
H	L	H	H	L	$\overline{E11}$
H	H	L	L	L	$\overline{E12}$
H	H	L	H	L	$\overline{E13}$
H	H	H	L	L	$\overline{E14}$
H	H	H	H	L	$\overline{E15}$

	Wej.	150	Jed.
V_{cc} I_I		5 1	V mA
t_{PLH} t_{PHL}	A, B, C, D	23 22	ns ns
t_{PLH} t_{PHL}	$\overline{G}$	15,5 21	ns ns
t_{PLH} t_{PHL}	$\overline{E0}$—$\overline{E15}$	8,5 13	ns ns

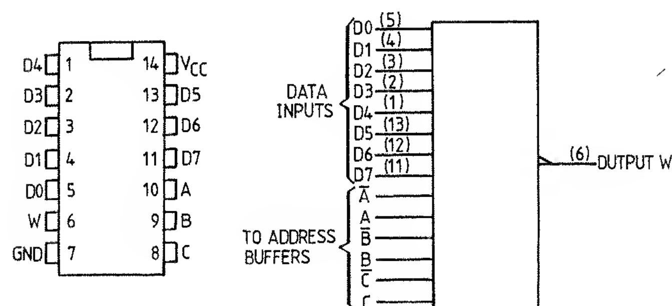


SN 74151A

MULTIPLEXER

Wej.				Wyj.	
C	B	A	$\overline{G}$	Y	W
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

	Wej.	Wyj.	151A	LS151	S151	Jed.
V_{cc} I_I			5 1	5 0,1	5 1	V mA
t_{PLH} t_{PHL}	A, B, C	Y	25 25	27 18	12 12	ns ns
t_{PLH} t_{PHL}	A, B, C	W	17 19	14 20	10 9	ns ns
t_{PLH} t_{PHL}	$\overline{G}$	Y	21 22	26 20	8 8	ns ns
t_{PLH} t_{PHL}	$\overline{G}$	W	14 15	15 18	4,5 4,5	ns ns
t_{PLH} t_{PHL}	D0—D7	Y	13 18	20 18	11 12	ns ns
t_{PLH} t_{PHL}	D0—D7	W	8 8	13 12	9 8,5	ns ns

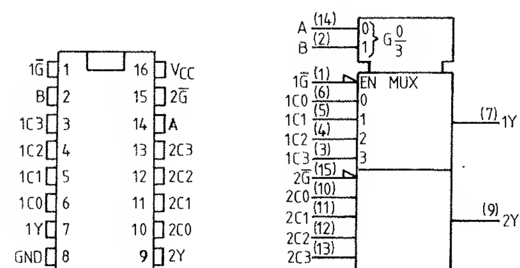


SN 74152A

MULTIPLEXER

Wej.			Wyj.
C	B	A	W
L	L	L	$\overline{D0}$
L	L	H	$\overline{D1}$
L	H	L	$\overline{D2}$
L	H	H	$\overline{D3}$
H	L	L	$\overline{D4}$
H	L	H	$\overline{D5}$
H	H	L	$\overline{D6}$
H	H	H	$\overline{D7}$

	Wej.	152A	LS152A	Jed.
V_{cc} I_I		5 1	5 0,1	V mA
t_{PLH} t_{PHL}	A, B, C	17 19	14 20	ns ns
t_{PLH} t_{PHL}	$\overline{D0}$—$\overline{D7}$	8 8	13 12	ns ns



SN 74153

Dwa MULTIPLEXERY ze wspólnym wejściem adresowym

Wej.							Wyj.
B	A	C0	C1	C2	C3	$\overline{G}$	Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

	Wej.	Wyj.	153	LS153	S153	Jed.
V_{cc} I_I			5 1	5 0,1	5 1	V mA
t_{PLH} t_{PHL}	C0—C3	1Y 2Y	12 15	10 17	6 6	ns ns
t_{PLH} t_{PHL}	A, B	1Y 2Y	22 22	19 25	11,5 12	ns ns
t_{PLH} t_{PHL}	$\overline{G}$	1Y 2Y	19 15	16 21	10 9	ns ns